

Zusammenfassung

Forschungsarbeit am IHT

IHT-Kompetenzfeld „Quantenelektronik“

Schlüsselwörter

Ge-MOSCAPs, Elektronenstrahlolithographie, SiGeSn-TFETs

Zusammenfassung: Der Tunnel- Feldeffekttransistor ist ein vielversprechendes alternatives Transistorkonzept, welches signifikante Fortschritte im Vergleich mit konventionellen MOSFETs in Sachen Energieeffizienz und Geschwindigkeit ermöglichen könnte. Insbesondere liefert der TFET aufgrund seiner physikalischen Funktionsweise, welche das direkte Band-zu-Band Tunneln zwischen Source und Drain ausnutzt, eine Möglichkeit, das für MOSFETs allgemein gültige Limit für den Sub-Threshold-Swing von 60 mV/Dekade zu unterbieten. Dadurch könnten TFETs bei niedrigeren Schwellspannungen betrieben werden. Dies wiederum ermöglicht die Verwendung von kleineren Versorgungsspannungen, wodurch die anfallende Verlustleistung quadratisch reduziert werden kann. Diese Arbeit hat sich daher zum Ziel gesetzt, einen Prozess zu entwickeln, mittels dem Nano-SiGeSn-TFETs, insbesondere auch im sub-50-nm-Bereich, der kleine Off-Ströme ermöglicht, hergestellt werden können. Hierzu wurden umfangreiche Untersuchungen an Titanitrid für dessen Einsatz als mögliche Gate-Metallisierung für TFETs durchgeführt und MOS-Kapazitäten (MOSCAPs) hergestellt. Diese bieten eine Möglichkeit, das Verhalten des TFET-Gates vor deren Prozessierung bereits zu analysieren. Darüber hinaus ist ein Schwerpunkt dieser Arbeit die Elektronenstrahlolithographie von Nano-Pillars, wie sie in Abb. 1 zu sehen sind. Diese sind nach der Ätzung und einigen weiteren digitalen Ätzschritten zur Verkleinerung des Pillar-Durchmessers die Grundlage der TFET-Mesas. Der Schwerpunkt der Arbeit liegt jedoch auf der Entwicklung des restlichen Herstellungsprozesses der TFETs und der Charakterisierung der sich ergebenden Kennlinien. Insbesondere die Transferkennlinie (siehe Abb. 2) ist dabei von Interesse, da mit dieser ein direkter Vergleich der Geschwindigkeit des Einschaltverhaltens der TFETs mit idealen konventionellen MOSFETs vorgenommen werden kann.

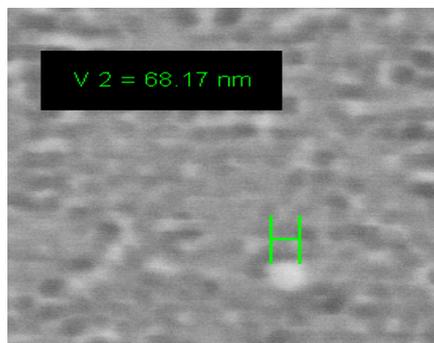


Abb. 1: REM-Aufnahme einer Nano-Mesa

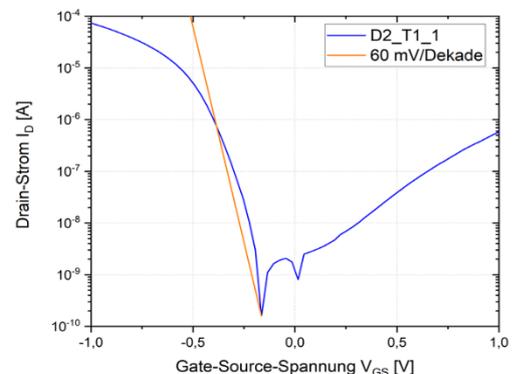


Abb. 2: TFET-Transferkennlinie

Thema: Entwurf eines Herstellungsprozesses für SiGeSn-TFETs im sub-50-nm-Bereich

