

STUDIENARBEIT

IHT-Forschungsgruppe Spintronics & Quantenelektronik

Entwicklung und Aufbau neuartiger SRAMs mit Silizium-basierten Esaki-Tunnelndioden

Bearbeiter: Herr Johannes Rimmelspacher

Diese Studienarbeit befasst sich mit der Entwicklung und dem Aufbau einer möglichen Alternative zu den heute gängigen RAM-Zellen in CMOS-Technologie. Dabei handelt es sich um eine statische RAM-Zelle die aus einem Transistor und zwei in Serie geschalteten Silizium-basierten Esaki-Tunnelndioden besteht. Die Motivation der Arbeit liegt darin, dass die Möglichkeit besteht, jeweils die Vorteile der heutigen statischen und dynamischen RAM-Zellen (SRAM, DRAM) in dieser vereinen zu können. Das bedeutet, den geringeren Flächenbedarf von DRAM und die höhere Geschwindigkeit von SRAM in dieser Architektur bei geringer Leistungsaufnahme erreichen zu können. Der Schwerpunkt liegt dabei auf der Untersuchung und Charakterisierung der bistabilen Serienschaltung bestehend aus zwei Tunnelndioden. Es soll ein Überblick darüber gegeben werden, inwieweit diese Serienschaltung für eine RAM-Zelle geeignet ist und wo die Anforderungen an die Tunnelndioden bei einer Realisierung liegen. Für die Bauelementwerte und die Gleichstromcharakteristik des Ersatzschaltbildes der Diode wurden die Silizium-basierten Esaki-Tunnelndioden aus der IHT-eigenen Produktion am Hochfrequenz- und Gleichstrommessplatz gemessen und die Ergebnisse ausgewertet. Diese Dioden werden als Referenz für diese Arbeit verwendet.

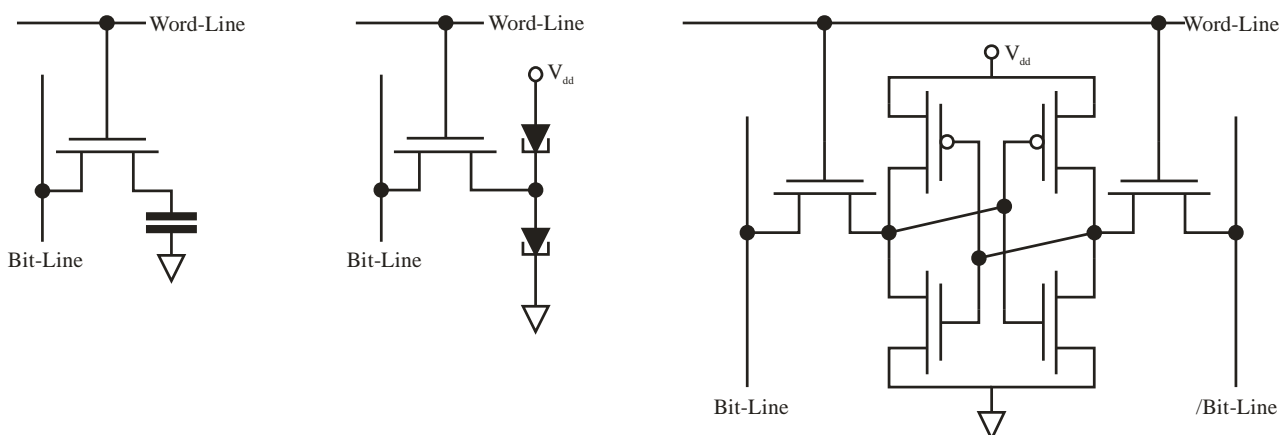


Abbildung: 1T1C DRAM-Zelle; Die untersuchte SRAM-Zelle mit zwei Tunnelndioden; 6T SRAM-Zelle (von links nach rechts)

Die theoretische Betrachtung des Verhaltens in dieser Arbeit ergibt, dass diese Serienschaltung eine interessante Basis für eine weitere Untersuchung einer solchen neuartigen SRAM-Zelle bietet. Dabei werden auch die Probleme und Herausforderungen für eine Realisierung von der Zellenarchitektur bis zum Array eines entsprechenden Speichers beschrieben.