15. Okt. 2010

Universität Stuttgart
Fakultät V – Informatik, Elektrotechnik und Informationstechnik
Institut für Halbleitertechnik (IHT)
Prof. Dr. habil. Jörg Schulze
Pfaffenwaldring 47 (ETIT II)
70619 Stuttgart

PRAKTIKA

Wintersemester 2010/2011

Anmeldung zur
PÜ im Labor: Halbleitertechnologie (B. Sc., 5. Sem.)*
und zum
Fachpraktikum Halbleitertechnologie (Diplom)
im Wintersemester 2010/2011

Ziel des Praktikums ist das Kennenlernen der Techniken und der technologischen Prozessschritte für die Herstellung von vertikalen PDBFETs (PDBFET: Planar-Doped Barrier MOS-Field-Effect Transistor – siehe Bild) durch praktische Laborarbeiten und die elektrische Charakterisierung dieser Transistoren. Außerdem sollen die Unterschiede zum klassischen MOSFET erarbeitet und verstanden werden. Für die PDBFET-Herstellung sind fünf Prozessschritte der modernen Mikroelektronik notwendig: 1.) Schichtwachstum mit Molekularstrahlepitaxie (MBE), 2.) Photolithographie, 3.) Metallisierungstechnik, 4.) Aufbau- und Verbindungstechnik und 5.) Elektrische Bauelement-Messtechnik

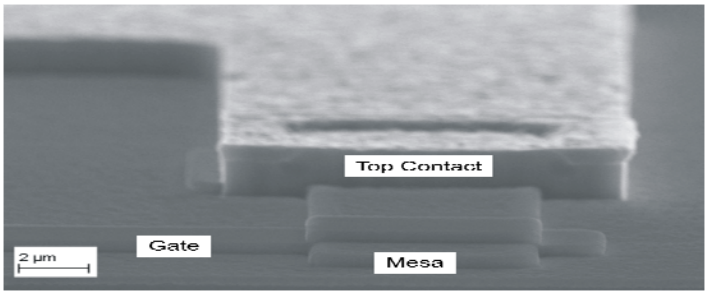
Eckdaten
Beginn/Ende des Fachpraktikums: Oktober 2010/Februar 2011
Ort: IHT-Seminarraum 1.444 (ETI II-Gebäude)

Die insgesamt sieben Praktikumstermine (inkl. Einführung und Abschlusskolloquium) werden in der Regel an Mittwoch- bzw. Donnerstagnachmittagen durchgeführt.

Anmeldung
Interessenten, die die Vorlesungen „Halbleitertechnik I“ und „Halbleitertechnologie I“ ** gehört haben, können sich vom 18. Oktober bis zum 22. Oktober 2010 am IHT bei Herrn Viktor Stefani (Raum 0.418, ETI II-Gebäude) anmelden.

*) Diese Praktische Übung im Labor stellt die Verbindung zur Teamarbeit „MOS-Kapazität“ her. Es werden neue und bekannte technologische Prozessschritte erarbeitet und vertieft.
**) können auch parallel zur Praktischen Übung im Labor/ zum Fachpraktikum besucht werden

Die Anzahl der Teilnehmer ist **begrenzt**!



Rasterelektronenmikroskopische Aufnahme eines vertikalen PDBFETs